

高可靠性多路传输总线通讯接口的设计

王世奎

航空工业总公司航空计算技术研究所

[摘要]: 多路传输总线通讯接口(MBI)是航空电子综合化系统的通讯基石,航空电子系统的任一分系统都要通过MBI才能进入1553B总线通讯系统中。为提高 MBI 最关键的性能指标——可靠性,最有效的途径之一就是优化MBI硬件电路设计。本文介绍了先进的混合集成电路芯片 BUS61553 的组成和功能,说明了采用该芯片实现高可靠性 MBI的设计思想,并介绍了该 MBI 共享存贮器的划分方法与工作原理。

[关键词]: 1553B总线 多路传输总线通讯接口(MBI) 混合集成电路芯片
总线控制器(BC) 远程终端(RT) 总线监控器(MT)

1 引言

航空电子综合化系统是将航空电子物理设备通过1553B双余度总线综合成一个分布式通讯系统。现代航空电子系统,各个独立的航空电子分系统都是由计算机来完成数据的采集、计算、处理和通讯的。总线通讯是各分系统之间交换信息、协调一致、实现容错的基础。每一分系统都必须具有1553B多路传输总线通讯接口(MBI)才能完成分布式通讯任务。随着微电子技术的不断发展,世界上许多集成电路公司和厂家都在不断开发和生产更先进、集成度更高、通用型更强的1553B总线通讯处理系列器件。如1553B协议处理芯片、总线收/发器、脉冲变压器及总线网络耦合器等。这些器件为优化MBI的硬软件设计提供了条件,从而为提高MBI的性能和航空电子的总体性能开辟了途径。这些芯片中典型的芯片如SMC公司的COM1553B、UTMC公司的UT1553B、DDC公司的BUS66300、BUS65600、BUS63125等。DDC公司在八十年代生产的1553B协议处理芯片、总线收/发器等芯片的基础上,采用先进的混合集成电路薄膜技术,在九十年代生产出了先进的高集成度混合集成电路芯片BUS61553。本文将介绍该芯片的组成与功能,并说明采用它进行MBI设计、提高MBI可靠性的设计思想。

2 高集成度混合集成电路芯片BUS61553

DDC公司生产的BUS61553是一个能够完成MIL-STD-1553B协议处理的混合集成电路芯片。该芯片不仅能够作为总线控制器(BC)、远程终端(RT),还可作为总线监控器(MT),其内部含有双余度低功耗收/发器和8KW伪双口RAM及存贮器管理仲裁逻辑。BUS61553的结构框图如图1所示。

BUS61553的所有操作都由主机编程其内部的三个寄存器和8KW RAM来实现。下面主要说明一下三个寄存器的功能。关于RAM的划分在下一节中说明,其它更详细

文稿收到日期: 1994-07-13

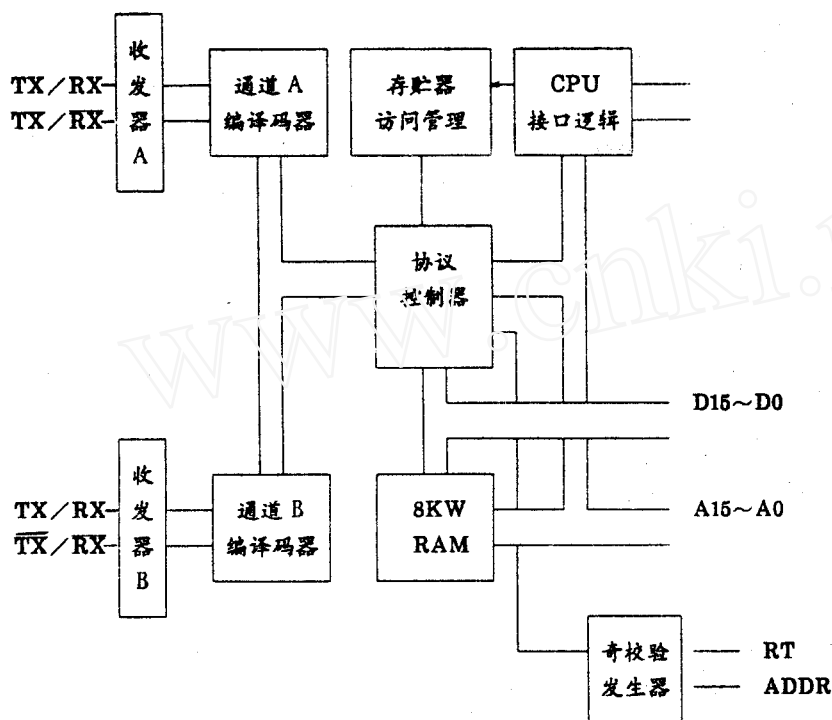


图1 BUS61553 内部结构框图

的内容参见参考文献[2]。

2.1 配置寄存器

该寄存器是一个16位的可读/写寄存器，它用来定义该芯片的操作模式为BC、RT或MT，在RT方式下定义可选择的1553B状态字中的位，支持消息双缓冲机制实现，其每一位的定义如下：

- 位15: RTU/BC; BC方式清“0”; RT方式置“1”;
- 位14: MT; MT方式置“1”;
- 位13: 现行区B/A; 现行消息缓冲区指示;
- 位12: 消息错误停止标志;
- 位11~位8: RT方式下, 分别置动态总线允许位、忙位、服务请求位和子系统故障标志位;
- 位7~位0: 保留位。

2.2 中断屏蔽寄存器

这是一个16位可读/写的使能/屏蔽中断事件寄存器。当某中断事件发生时, 如果该寄存器的相关位被置“1”, BUS61553才能产生低电平中断信号中断主机; 否则, 不产生中断信号。该寄存器每一位的定义如下:

- 位15~位4和位1: 保留;

- b. 位3: BC EOM, 在BC方式下当现行消息链全部传输完成时使能中断;
- c. 位2: 消息错误或状态字置位时使能中断;
- d. 位0: BC或RT方式下, 每一消息传输完成时使能中断。

2.3 启动和复位寄存器

该寄存器是一个只允许写的16位寄存器, 用来启动和复位BUS61553, 每一位的定义如下:

- a. 位15~位2: 保留;
- b. 位1: 启动工作;
- c. 位0: 复位BUS61553。

3 高可靠性MBI的设计

3.1 MBI硬件设计

由于BUS61553是一高集成度的1553B通讯处理芯片,其内部不仅具有1553B协议处理逻辑,而且还具有了双余度收/发器和8KW RAM, 因此原来我们设计MBI时要用到的许多芯片, 包括1553B协议处理芯片如BUS65600、BUS66300等, 双余度总线收/发器如BUS63125、共享双端口RAM及其周围接口控制逻辑的功能全部被集成在该芯片中了。不仅如此, 主机只需初始化BUS61553内部共享RAM中的相关数据结构和发送数据、编程其内部寄存器, BUS61553就可以自动支持1553B总线多消息的总线传输任务。在总线传输过程中, 它自动按存贮器地址递增顺序访问内部RAM而不影响主机工作。一个消息传输完成后, 能够记录该消息传输完成状态, 并可在主机控制下, 对使能的中断产生中断信号向主机报告, 由此可见, 它具有很强的智能性, 在通用的1553B总线通讯系统中不需要增加通用的CPU来协助工作。这样, 采用BUS61553实现智能化、高性能的MBI用到的器件大大减少, 使MBI可靠性提高、面积和重量同时下降、功耗降低, 更适合于航空电子及其它可靠性要求高的总线传输网中。

采用BUS61553可实现与机载32位标准计算机(631所研制)接口, 其接口的高集成度MBI的硬件结构如图2所示。

MBI与主机的接口包括:

- a. 两个数据收/发器、三个地址缓冲器、用来驱动主机局部总线的数据线和地址线信号;
- b. 译码控制器, 产生访问BUS61553内部共享RAM和寄存器的控制和片选信号;
- c. 等待逻辑, 生成主机访问BUS61553时“准备好”信号。MBI与1553B双余度总线的耦合是通过变压器耦合实现的, 变压器A、B分别实现与A、B两个总线的耦合。图2中虚线框的16MH时钟源含义是如果主机总线能够提供16MH时钟MBI内可省略。

3.2 BUS61553内部共享RAM的划分和MBI工作原理

主机应用软件与MBI之间通过BUS61553内部8KW RAM实现控制、状态和数据信息交换, 该存贮器称为共享存贮器(SRAM)。MBI作为BC、RT或MT的工作原理、SRAM的划分和相应的数据结构均不同, 在下面分别说明。

3.2.1 BC方式操作

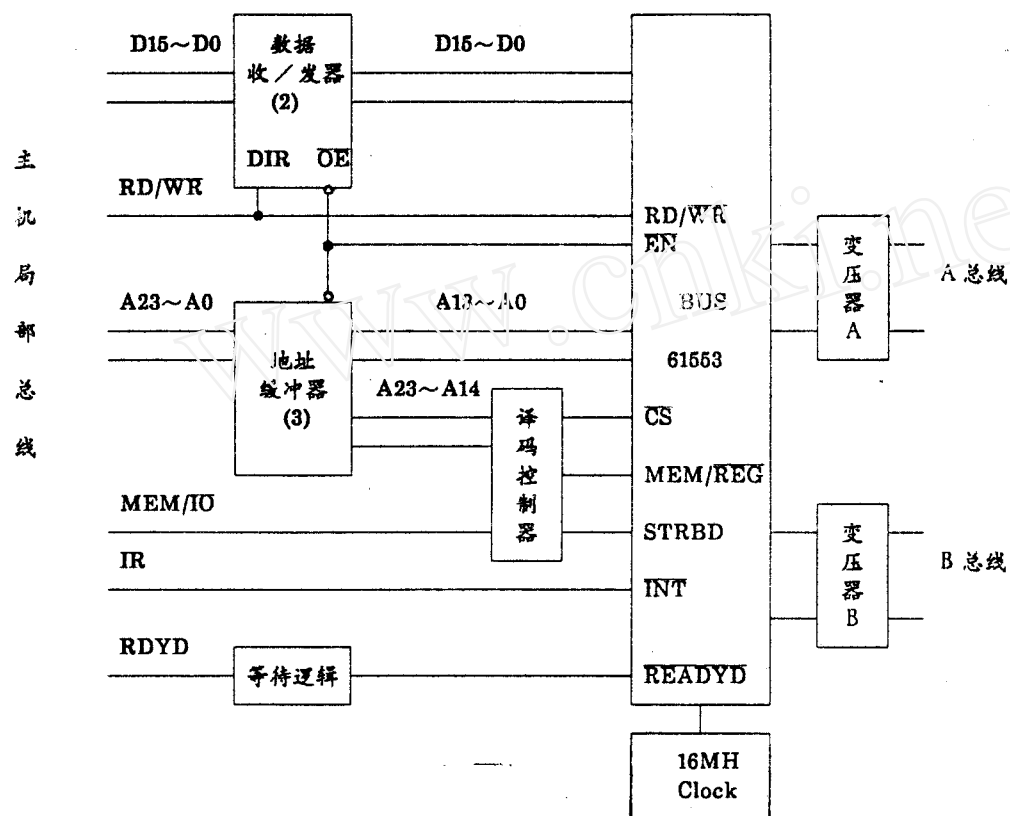


图2 高集成度MBI结构框图

MBI作为BC时，SRAM的划分如下表1所示。

表1 BC方式SRAM划分表

A 描述栈
A 描述栈指针
A消息计数单元
B描述栈指针
B消息计数单元
控制区
状态区
数据缓冲区
B 描述栈

表1中A/B表示消息双缓冲。其中仅有一个作为总线传输当前消息活动区。A/B描述栈指针是指向A/B描述栈的首地址；A/B消息计数单元指明A/B描述栈所传输消息的总个数；控制区是主机控制MBI活动的一些单元；状态区是记录MBI工作状态的单元。A/B描述栈由若干个描述块组成，每一描述块4个字，它用来定义消息的状态字、数据块的指针等；数据缓冲区存放总线传输消息的数据。

BC方式下MBI工作原理如下：主机初始化配置寄存器和中断屏蔽寄存器，再初始化当前总线传输消息活动区A或B的描述栈、栈指针和消息计数单元，填写好要发送的数据；向启动复位寄存器的“启动位”写“1”，启动BUS61553依照描述栈中规定的消息顺序开始消息的总线传输。在每一消息传输过程中，BUS61553自动访问数据缓冲区以完成总线传输；传输正确完成后，则在描述栈中置传输正确位，否则要置消息错误标志，并根据主机的规定停止总线传输或继续下一消息的总线传输，直至整个栈中消息传输完为止。在以上工作中，如有中断事件发生，且主机允许中断时，BUS61553产生中断信号报告主机以使主机及时得知，否则，主机查询处理。

3.2.2 RT方式操作

MBI作为RT时，SRAM的划分如下表2所示。

表2 RT方式SRAM划分表

A 描述栈
A 描述栈指针
B 描述栈指针
A 查寻表
B 查寻表
控制区
状态区
数据缓冲区
B 描述栈

表2中A/B控制区、状态区、数据缓冲区和描述栈指针含义与BC方式定义一致。A/B描述栈同样由若干个描述块组成，但每一描述块中的最后一个字与BC方式不同，它是BUS61553从总线上接收到BC发来的命令字。A/B查寻表由64个单元组成，表中每个字存储与对应指令字相关消息的数据块指针，按 $T/\bar{R}$ 与5位子地址递增顺序排列。

RT方式MBI工作原理是:主机初始化BUS61553的配置寄存器、中断屏蔽寄存器、填写A/B描述栈指针、初始化A/B查寻表和相应的发送数据,此时MBI作好RT准备接收总线上传来的指令。当BUS61553从总线上收到一条有效指令时,自动修改A或B描述栈的内容,并使栈指针递增,按指令字形成查寻表的偏移量,得到该指令对应消息的数据块指针,访问该数据区完成总线传输。该消息传输完成后,BUS61553仍处于等待下一有效指令的状态,直至MBI被复位或下电为止。当然RT方式中断处理与BC方式相同,不再详述。

3.2.3 MT方式操作

主机定义MBI作为MT时,SRAM全部定义为消息缓冲区。

MT方式MBI工作原理是:主机初始化配置寄存器和中断屏蔽寄存器,将SRAM全部清“0”,置BUS61553的启动/复位寄存器的启动位为“1”,启动BUS61553开始监视总线消息传输。当总线上有消息传输时,BUS61553将接收到的数据按递增地址顺序连续存入SRAM。这些信息用于主机监视和分析整个总线通讯活动情况。

4 结束语

采用先进的混合集成电路芯片BUS61553实现MBI,较以往采用其它芯片实现MBI所用芯片的数量、种类都大大减少,从而使该MBI集成度提高、体积重量减少、功耗降低、可靠性大幅度提高。同时其它性能如通用性、灵活性等并未受到影响。因此,这一高集成度MBI更适于航空电子综合化系统的性能要求。

参考文献

- [1] 美国军标, MIL-STD-1553B.
- [2] DDC公司, MIL-STD-1553 Designer's Guide.

F-16改进后的机载电子设备

新型的F-16包括先进的敌我识别系统,环形激光陀螺惯导系统,全球定位系统,改进的可编程显示发生器等。其敌我识别系统增大了情况感知范围,降低了误伤率。环形激光陀螺惯导系统提高了系统的可靠性,减小了功率消耗,并能与美国空军标准惯导系统匹配。40/50批的F-16飞机上已使用了全球定位系统,但F-16MLU使用的是改进的全球定位系统,其性能有了改善和提高。

(刘英华 供稿)